

Ćwiczenie 26

Temat: Interfejs między bramkami logicznymi i kombinacyjne układy logiczne. Układ z bramkami NOR.

Cel ćwiczenia

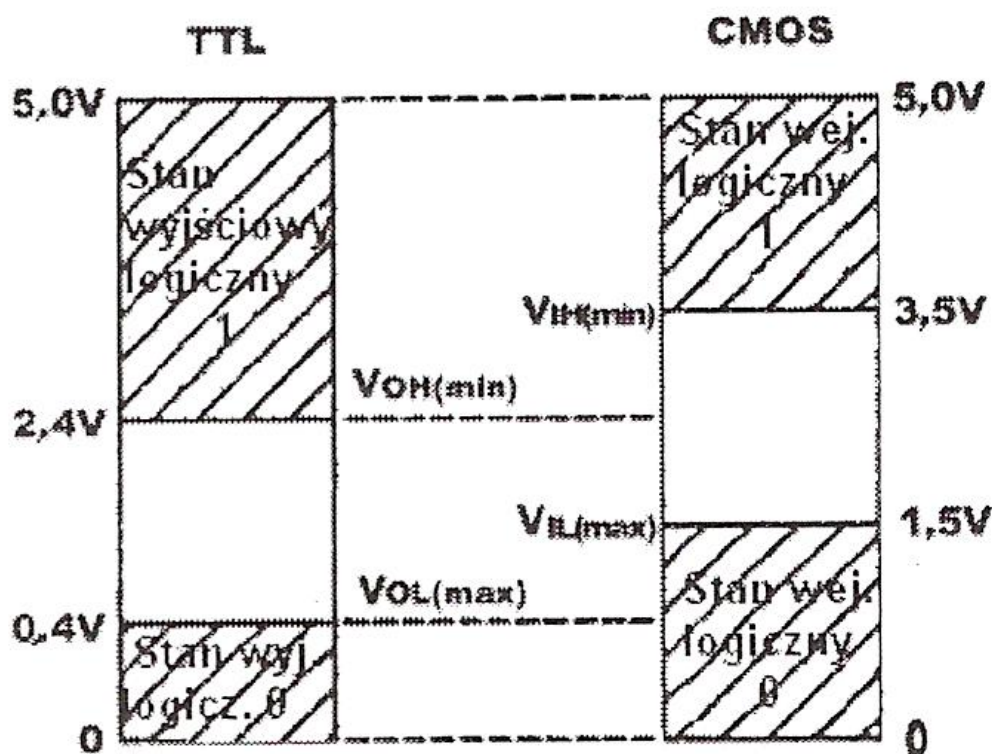
Zapoznanie się z techniką połączenia za pośrednictwem interfejsu. Zbudowanie interfejsu z TTL na CMOS oraz z CMOS na TTL. Czytanie schematów elektronicznych, przestrzeganie zasad bhp podczas montażu elementów.

INSTRUKCJA DO WYKONANIA ZADANIA

Przestrzegaj zasad BHP przy pomiarach elektrycznych. Zachowaj ostrożność w czasie ćwiczenia. Sprawdź stan elementów zastosowanych w ćwiczeniu oraz narzędzi.

Bramki TTL CMOS są bramkami stosowanymi najczęściej. Dane tych bramek przedstawiono poniżej:

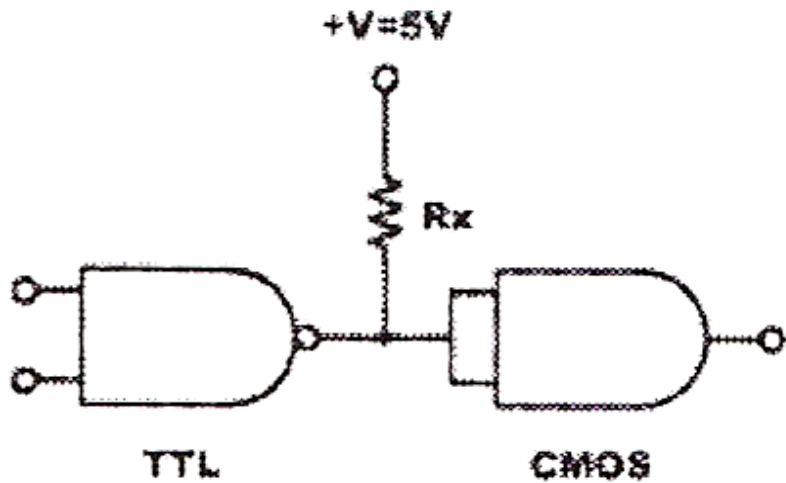
		TTL	CMOS
Napięcie zasilania		$+5V \pm 0,25V$	3-18V
Napięcie wejściowy w stanie niskim	V_{IL}	$\leq 0,8V$	$\leq 1,5V$
Napięcie wejściowy w stanie wysokim	V_{IH}	$\geq 2,0V$	$\geq 3,5V$
Napięcie wyjściowy w stanie niskim	V_{OL}	$\leq 0,4V$	0V
Napięcie wyjściowy w stanie wysokim	V_{OH}	$\geq 2,4V$	5V
Prąd wejściowy w stanie niskim	I_{IL}	$\leq 1,6mA$	$\leq 0,1 \mu A$
Prąd wejściowy w stanie wysokim	I_{IH}	$\leq 40 \mu A$	$\leq 0,1mA$
Prąd wyjściowy w stanie niskim	I_{OL}	$\geq 16mA$	$\geq 1mA$
Prąd wyjściowy w stanie wysokim	I_{OH}	$\geq 0,4 \mu A$	$\geq 0,1mA$



Można zauważyć, że wymaganie odnośnie napięcia wejściowego bramki CMOS jest wyższe niż możliwości pod tym względem napięcia wyjściowego bramki TTL. Jeśli do sterowania bramką CMOS użyje się bramki TTL, to napięcie wyjściowe bramki TTL musi zostać zwiększone w takim stopniu, aby dostosować je do wymagań napięciowych wejścia bramki CMOS. Z drugiej strony, gdy do sterowania bramką TTL używa się bramki CMOS, to prąd wyjściowy bramki CMOS musi zostać zwiększony. To tłumaczy, dlaczego powinno się dokładnie prześledzić dane techniczne zamieszczone w katalogach, zanim zbuduje się jakikolwiek układ interfejsu.

Aby zwiększyć napięcie wejściowe doprowadzane do układu CMOS sterowanego bramką TTL, należy użyć do tego rezystora R_x dołączonego do plusa napięcia zasilania (jak to przedstawiono na rys. 1-5-1), Zakres rezystancji R_x wynosi $390\Omega \div 4,7 \text{ k}\Omega$ dla standardowej bramki TTL $820 \Omega \div 12 \text{ k}\Omega$ dla bramki TTL serii LS.

Gdy bramką TTL steruje się za pomocą braki CMOS to, aby zwiększyć prąd wyjściowy bramki CMOS, należy między nie włączyć układ buforowy. Dwie standardowe bramki CMOS połączone równoległe mogą sterować bramką TTL serii LS.



Rys. 1-5-1 Układ interfejsu z TTL na CMOS

NIEZBĘDNY SPRZĘT LABORATORYJNY

- 1 KL 22001 — podstawowy moduł edukacyjny z laboratorium układów elektrycznych
- 2. KL-26001 — moduł edukacyjny z kombinacyjnym układem logicznym (1)
- 3. Multimetr

PROCEDURA

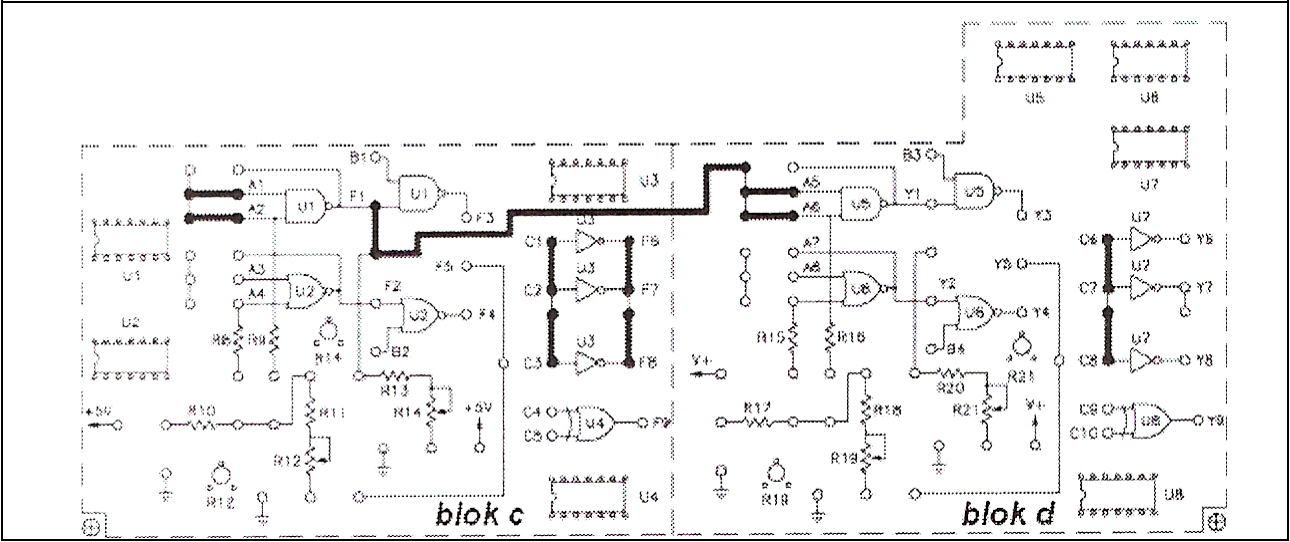
A. Interfejs z TTL na CMOS

- 1. Ustawić moduł KL-26001 na bazie KL-22001 (moduł edukacyjny laboratorium z podstawowych układów elektrycznych), poczym zlokalizować bloki c i d. Wykonać połączenia posługując się schematem montażowym układu pomiarowego przedstawionym na rys 1-5-2 Bramka U1 jest standardową bramką TTL
- 2 Zmierzyć rezystancję (R13+R14) ustawić rezystor R14 tak, aby multimetr wskazał wartość 2,2 kΩ.
- 3 Doprowadzić do modułu KL 25001 napięcie stałe +5V z zasilacza o napięciu ustawionym na stałe znajdującego się module KL-22001 i połączyć wyprowadzenie V+ z wyprowadzeniem +5V. Zapewni to zasilanie zarówno bramek TTL jak i CMOS. Dołączyć wejście A1 do przełącznika danych SW0. Doprowadzając kolejno, zgodnie z poniższą tablicą, Stany logiczne do wejścia bramki, zapisać w tablicy odpowiadające tym Stanom napięcia na wyprowadzeniach
- 4. Dołączyć rezystor R14 do wyprowadzenia +5V, używając do tego celu wtyku mostkującego. Powtórzyć krok 3 niniejszej procedury.

A1	F1	A5	Y1
0			
1			

A1	F1	A5	Y1
0			
1			

Rys. 1 -5-2 Schemat montażowy (moduł KL-26001 bloki c i d)



B. Interfejs z CMOS na TTL

1. Do poniższych pomiarów zostanie użyta bramka U7. Wykonać połączenia posługując się schematem montażowym przedstawionym na rys. 1-5-2.

2. Połączyć wyjście Y8 bramki U7 z wejściem A1 bramki U1, a wejście C8 bramki U7 z przełącznikiem danych SW1. Doprowadzając kolejno, zgodnie z poniższą tablicą, stany logiczne do wejścia bramki C8, zapisać w tablicy odpowiadające tym stanom napięcia na wyprowadzeniach Y8, A1, i F1.

C8	Y8	A1	F1
0			
1			

3. Połączyć wyprowadzenia C6, C7 i C8 równolegle, używając do tego wtyku mostkującego. Powtórzyć krok 2.

C8	Y8	A1	F1
0			
1			

4. Połączyć wyprowadzenie Y8 z wejściami C1, C2, C3 bramki U3. Połączyć wyjścia F6, F7 i F8 bramki U3 równolegle. Powtórzyć krok 2.

C8	Y8	A1	F1
0			
1			

PODSUMOWANIE

1. Teoretyczne napięcie bramki TTL w stanie wysokim V_{OH} wynosi 2,4 V, które jest dopuszczalnym napięciem minimalnym. Jednak w aktualnych aplikacjach interfejsu z TTL na CMOS, napięcie wyjściowe bramki TTL jest bardzo bliskie napięciu +5 V i wystarczające do wysterowania bramki CMOS.

2. Dodanie rezystora do wyjścia bramki TTL zwiększa jej napięcie wyjściowe, jak również jej tolerancję na zakłócenia.

3. Gdy stan na wyjściu bramki „CMOS” wynosi „1”, to jej minimalne napięcie wyjściowe jest w przybliżeniu równe 4,4 V. Z drugiej strony, minimalne wymagane napięcie wyjściowe bramki TTL wynosi ok. 2 V, co powoduje, że zostaje 2,4V podatności lub tolerancji na zakłócenia.

Kombinacyjne układy logiczne. Układ z bramkami NOR.

Cel ćwiczenia

Zapoznanie się ze sposobami konstruowania z bramek NOR innych bramek logicznych. Konstruowanie bramek NOT i OR z bramek NOR. Czytanie schematów elektronicznych, przestrzeganie zasad bhp podczas montażu elementów.

INSTRUKCJA DO WYKONANIA ZADANIA

Przestrzegaj zasad BHP przy pomiarach elektrycznych. Zachowaj ostrożność w czasie ćwiczenia. Sprawdź stan elementów zastosowanych w ćwiczeniu oraz narzędzi.

Kombinacyjne układy logiczne są zbudowane z podstawowych bramek logicznych. Parametry wyjściowe takich układów zależą wyłącznie od parametrów wejścia bieżącego stopnia. Parametry wejściowe i wyjściowe poprzednich stopni nie mają na nie żadnego wpływu. Stąd też parametry wyjściowe każdego złożonego układu logicznego mogą być wyrażone za pomocą wyrażeń boolowskich.

Główne elementy kombinacyjnego układu logicznego to: zmienne wejściowe, bramki logiczne i zmienne wyjściowe. Zmienna wejściowa powinna być większa lub mniejsza od zmiennej wejściowej, lecz obie z nich są sygnałami binarnymi, czyli równe 0” lub „1”.

Zakładając, że w kombinacyjnym układzie logicznym jest n” zmiennych wejściowych, to będą w nim możliwe tylko dwie kombinacje stanów wejściowych, każda, z jedną od powiadającą niej kombinacją stanów wyjściowych. Przed zaprojektowaniem i zbudowaniem kombinacyjnego układu logicznego, należy wziąć pod uwagę poniższe informacje:

1. Tablice prawdy bramek logicznych

2. Wyrażenie boolowskie

3. Tablicę Karnaugh

4. Prawa De Morgana

Poniższe kombinacje bramek są stosowane bardzo często i wraz z wieloma innymi kombinacjami bramek logicznych przedstawiono je w niniejszym rozdziale.

1. Kombinacyjne układy logiczne złożone z bramek NAND i NOR.

2. Bramka AND-OR-INWERTER (A-O-I)

3. Bramka XOR
4. Bramki z otwartym kolektorem
5. Bramki trójstanowe
6. Układy arytmetyczne
7. Układy koderów i dekoderów
8. Układy multiplekserów i demultiplekserów
9. Układy komparatorów

Układ z bramkami NOR

Symbol bramki NOR przedstawiono na rys. 2-1-1. Wyrażenie boolowskie dla bramki NOR ma postać $F = \overline{A + B}$ według prawa De Morgana $F = \overline{A + B} = \overline{A} \overline{B}$. Ponieważ gdy $A=B$, to $F = \overline{A + B} = \overline{A + A} = \overline{A}$. Gdy $B=0$, to $F = \overline{A + 0} = \overline{A + 0} = \overline{A}$. Z tego wynika, że bramki NOR można używać do budowy bramek NOR, OR, AND, NAND i XOR. W tym ćwiczeniu będziemy budować różne bramki logiczne, łącząc w różny sposób bramkę lub bramki NOR.



Rys. 2-1-1 Symbol bramki NOR

NIEZBĘDNY SPRZĘT LABORATORYJNY

1. KL-22001 — podstawowy moduł edukacyjny z laboratorium układów elektrycznych
2. KL-26001 — moduł edukacyjny z kombinacyjnym układem logicznym (1)

PROCEDURA

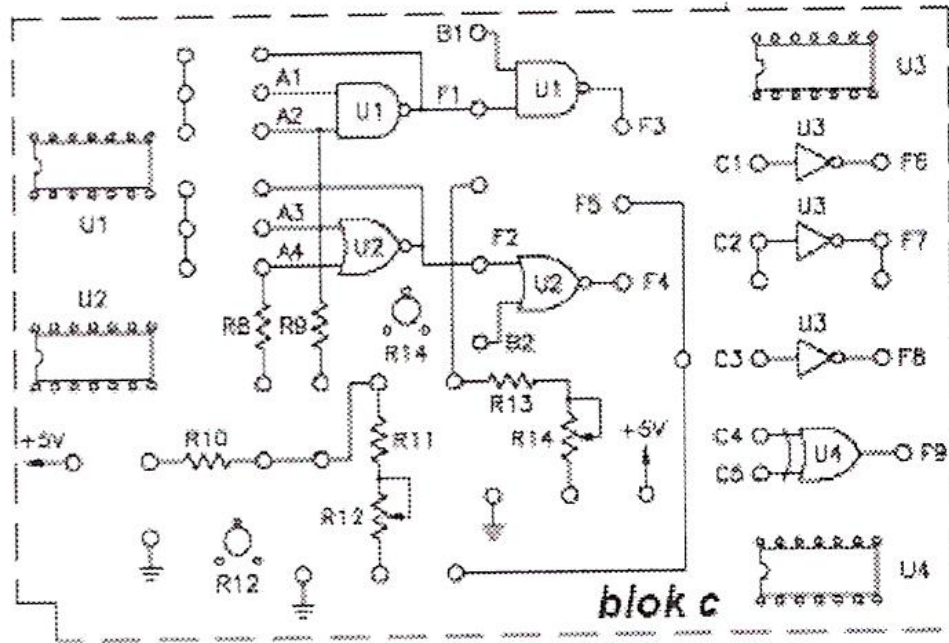
1. Ustawić moduł KL-26001 na module KL-22001 (moduł edukacyjny laboratorium z podstawowych układów elektrycznych), po czym zlokalizować blok c. Bramka U2 z rys. 2-1-2(a) będzie użyta do budowy bramki NOT przedstawionej na rys. 2-1-2(b). Doprowadzić do modułu KL-26001 napięcie stałe +5 V z zasilacza o napięciu ustawionym na stałe znajdującego się w module KL-22001.

Rys. 2-1-2 Bramka NOR użyta jako bramka NOT

(b) Symbol zastępczy bramki NOT



(a) Schemat montażowy (moduł KL-26001 blok c)



2. Dołączyć wejścia A3 i A4 bramki do przełączników danych SW0, SW1 a wyjście F2 bramki do wskaźnika stanu logicznego L1. Ustawić przełącznik danych SW0 na „0” obserwować stany logiczne na F1, przy przełączniku SW1 ustawionym kolejno w pozycjach SW1=„0” i SW1=„1”

Gdy SW1=„0”, to F2 = _____

Gdy SW1=„1”, to F2 = _____

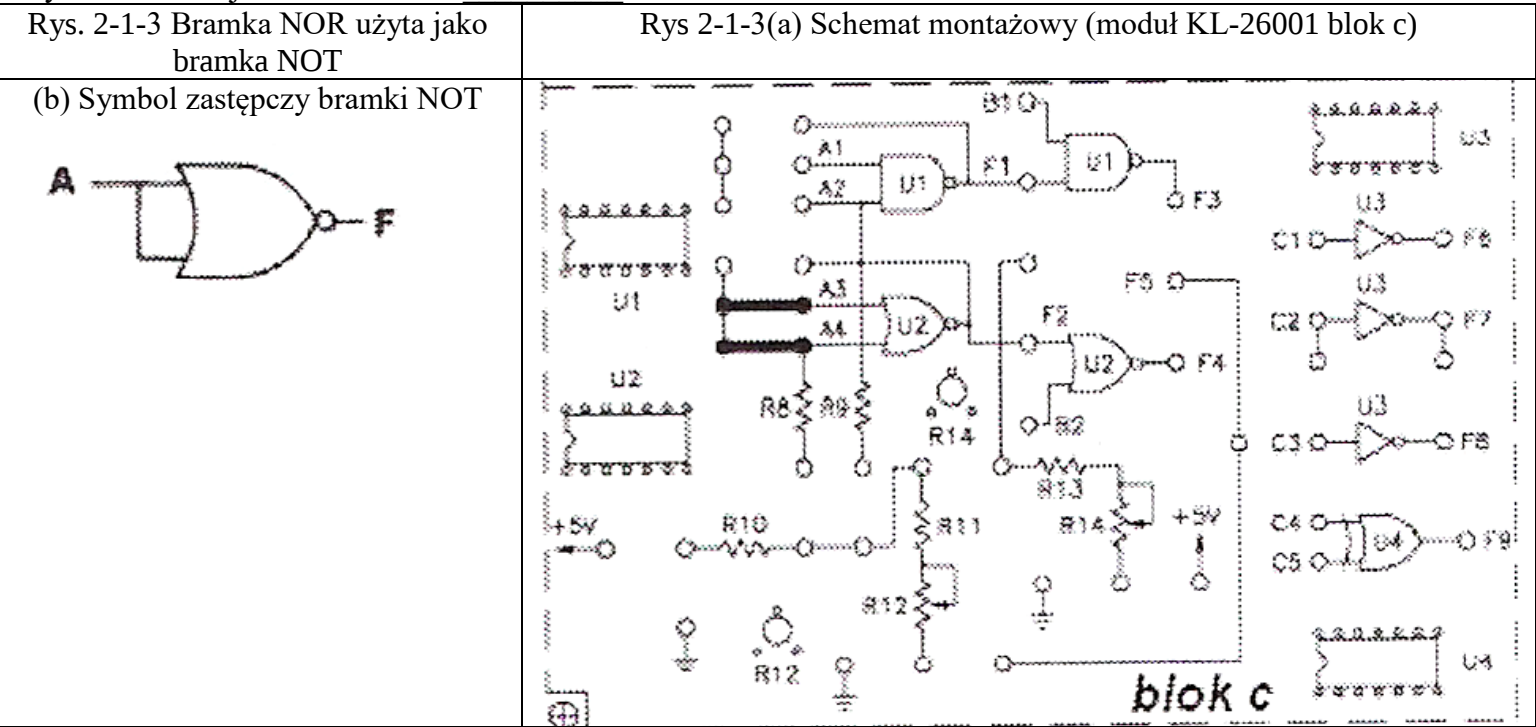
Czy układ działa jak bramka NOT? _____

3. Wykonać połączenia posługując się schematem montażowym przedstawionym na rys. 2-1-3 (a) i schematem elektrycznym układu przedstawionym na rys. 2-1- 3(b). Po dokonaniu połączeń wyprowadzenia A3 i A4 są połączone razem (A3=A4). Dołączyć wyprowadzenie A3 do przełącznika danych SW0, a wyjście F2 do wskaźnika stanu logicznego L1.

Gdy SW0="0", to F2 = _____

Gdy SW0="1", to F2 = _____

Czy układ działa jak bramka NOT?

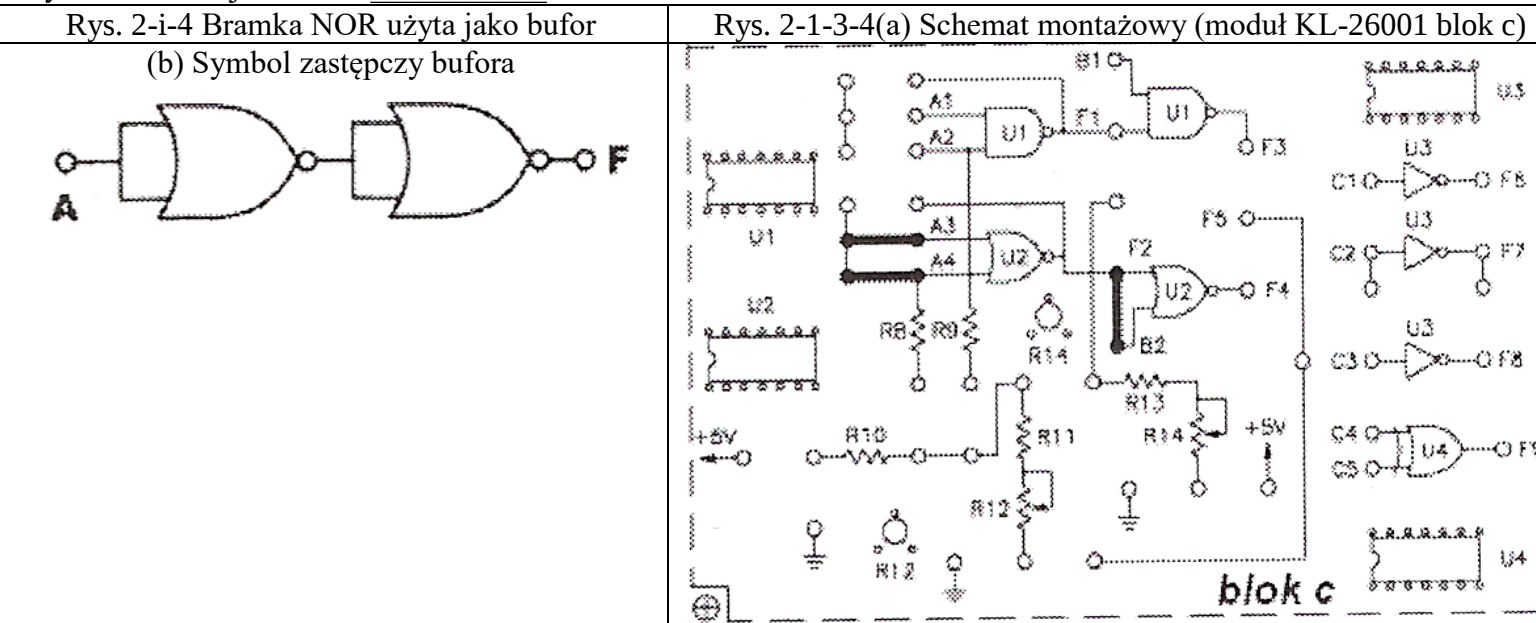


4. Wykonać połączenia posługując się schematem montażowym przedstawionym na rys. 2-1-4(a) i schematem elektrycznym układu przedstawionym na rys. 2-1- 4(b). Dołączyć wyprowadzenie A3 do przełącznika danych SW0, a wyjście F4 do wskaźnika stanu logicznego L1.

Gdy SW0="0", to F4 = _____

Gdy SW0="1", to F4 = _____

Czy układ działa jak bufor?

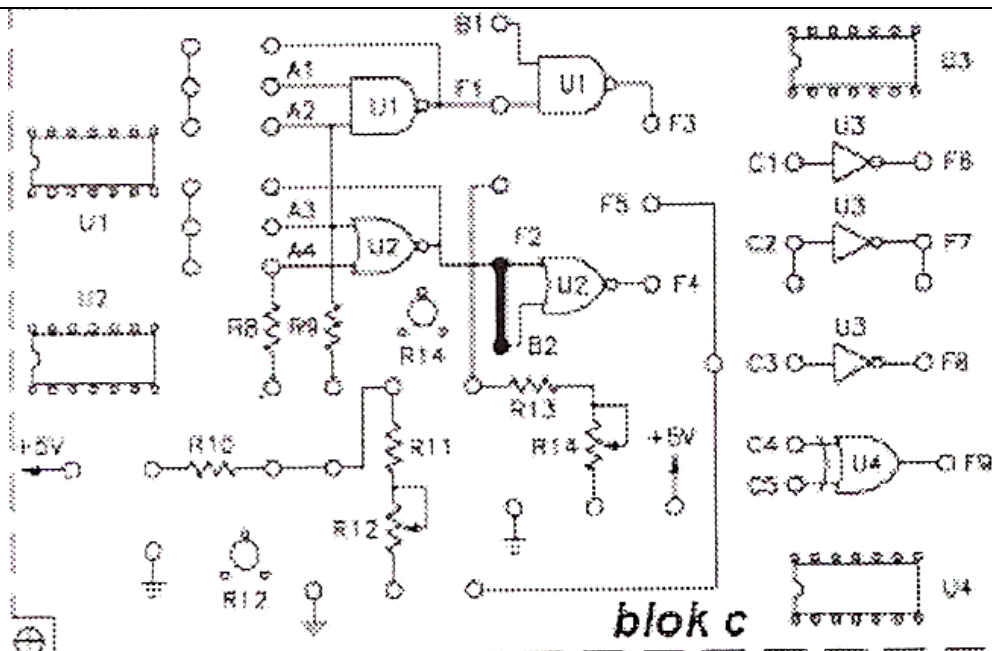
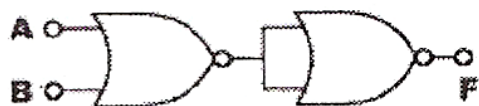


5. Wykonać połączenia posługując się schematem montażowym przedstawionym na rys. 2-1-5 (a) i schematem elektrycznym układu przedstawionym na rys. 2-1- 5(b). Dołączyć wyprowadzenie A3 do przełącznika danych SW0, wyprowadzenie A4 do przełącznika SW1, a wyjście F4 do wskaźnika stanu logicznego L1.

Rys. 2-1-5 Bramka NOR użyta jako
bramka OR

Rys. 2-1-5(a) Schemat montażowy (moduł KL-26001 blok c)

(b) Symbol zastępczy bramki OR



6. Doprowadzając kolejno, zgodnie z poniższą tablicą, stany logiczne do wejść bramek A3 i A4, zapisać w tablicy 2-1-1 odpowiadające tym stanom napięcia na wyprowadzeniu F4.

Tablica 2-1-1		
SW0(A3)	SW1(A4)	F4
0	0	
0	1	
1	0	
1	1	

PODSUMOWANIE

1. Bramkę NOR można użyć do budowy prawie każdej podstawowej bramki logicznej.
2. Są dwa sposoby zastosowania bramki NOR jako inwerter. Ponieważ bramki TTL pobierają większy prąd ze źródła zasilania, gdy ich wejście jest uziemione; zatem, jeśli bramka NOR typu TTL ma być użyta jako inwerter, to powinno się oba wejścia tej bramki połączyć razem.

Zespół Szkół Mechanicznych w Namysłowie Pomiary elektryczne i elektroniczne	Imię i nazwisko			
Temat ćwiczenia: Interfejs między bramkami logicznymi.	Nr ćw 26	Klasa 2TZ	Grupa	Zespół
	Data wykonania	OCENY		
		Samoocena	Wykonanie	Ogólna

CEL ĆWICZENIA;

Wykaz materiałów

.....

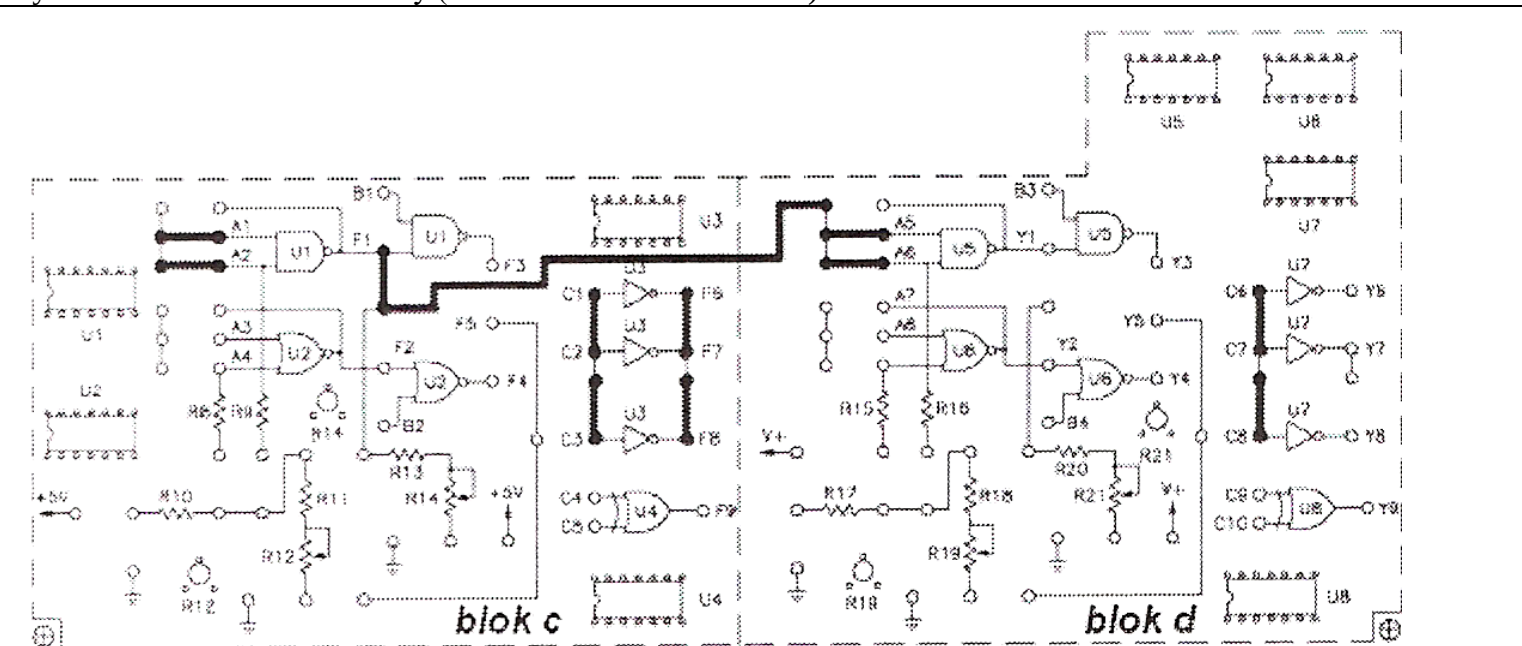
Wykaz narzędzi i sprzętu

.....

Wykaz aparatury kontrolno-pomiarowej.

.....

Rys. 1 -5-2 Schemat montażowy (moduł KL-26001 bloki c i d)



A. Interfejs z TTL na CMOS

1. Ustawić moduł KL-26001 na module KL-22001 (moduł edukacyjny laboratorium z podstawowych układów elektrycznych), poczym zlokalizować bloki c i d. Wykonać połączenia posługując się schematem montażowym układu pomiarowego przedstawionym na rys 1-5-2 Bramka U1 jest standardową bramką TTL
- 2 Zmierzyć rezystancję (R13+R14) ustawić rezystor R14 tak, aby multimetr wskazał wartość 2,2 kΩ.
- 3 Doprowadzić do modułu KL 26001 napięcie stałe +5V z zasilacza o napięciu ustawionym na stałe znajdującego się module KL-22001 i połączyć wyprowadzenie V+ z wyprowadzeniem +5V. Zapewni to zasilanie zarówno bramek TTL jak i CMOS. Dołączyć wejście A1 do przełącznika danych SW0. Doprowadzając kolejno, zgodnie z poniższą tablicą, Stany logiczne do wejścia bramki, zapisać w tablicy odpowiadające tym Stanom napięcia na wyprowadzeniach

A1	F1	A5	Y1
0			
1			

4. Dołączyć rezystor R14 do wyprowadzenia +5V, używając do tego celu wtyku mostkującego. Powtórzyć krok 3 niniejszej procedury.

A1	F1	A5	Y1
0			
1			

Rys. 1 -5 Schemat montażowy (moduł KL-26001 bloki c i d)

B. Interfejs z CMOS na TTL

1. Do poniższych pomiarów zostanie użyta bramka U7. Wykonać połączenia posługując się schematem montażowym przedstawionym na rys. 1-5-2.
2. Połączyć wyjście Y8 bramki U7 z wejściem A1 bramki U1, a wejście C8 bramki U7 z przełącznikiem danych SW1. Doprowadzając kolejno, zgodnie z poniższą tablicą, stany logiczne do wejścia bramki C8, zapisać w tablicy odpowiadające tym stanom napięcia na wyprowadzeniach Y8, A1. i F1.

C8	Y8	A1	F1
0			
1			

3. Połączyć wyprowadzenia C6, C7 i C8 równolegle, używając do tego wtyku mostkującego. Powtórzyć krok 2.

C8	Y8	A1	F1
0			
1			

4. Połączyć wyprowadzenie Y8 z wejściami C1, C2, C3 bramki U3. Połączyć wyjścia F6, F7 i F8 bramki U3 równolegle. Powtórzyć krok 2.

C8	Y8	A1	F1
0			
1			

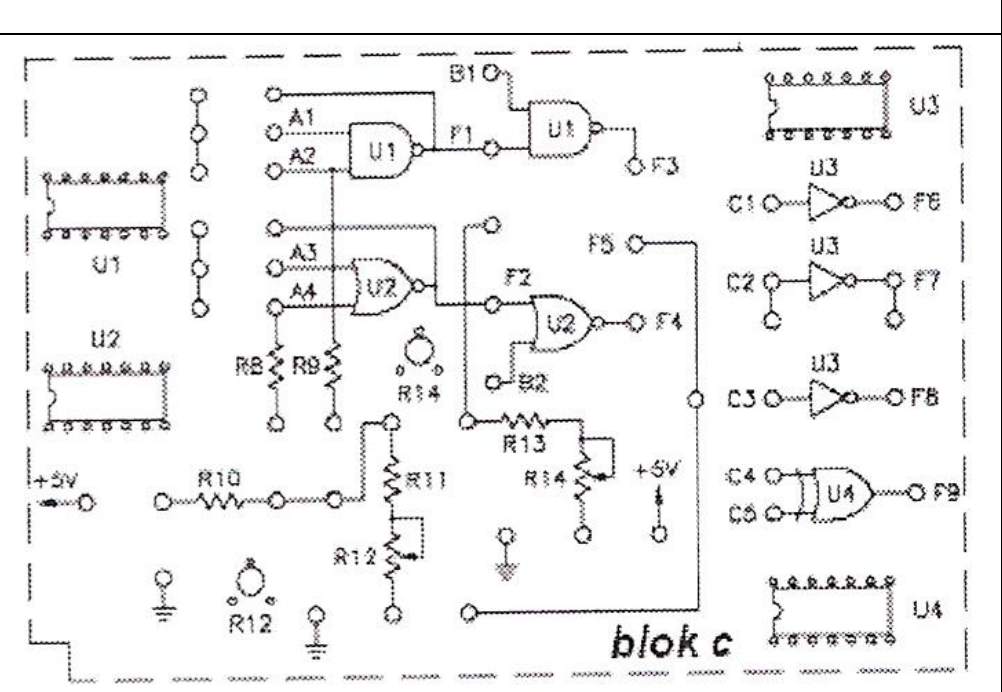
PROCEDURA

1. Ustawić moduł KL-26001 na module KL-22001 (moduł edukacyjny laboratorium z podstawowych układów elektrycznych), po czym zlokalizować blok c. Bramka U2 z rys. 2-1-2(a) będzie użyta do budowy bramki NOT przedstawionej na rys. 2-1-2(b). Doprowadzić do modułu KL-26001 napięcie stałe +5 V z zasilacza o napięciu ustawionym na stałe znajdującego się w module KL-22001.

Rys. 2-1-2 Bramka NOR użyta jako bramka NOT

(b) Symbol zastępczy bramki NOT

Rys. 2-1-2 (a) Schemat montażowy (moduł KL-26001 blok c)



2. Dołączyć wejścia A3 i A4 bramki do przełączników danych SW0, SW1 a wyjście F2 bramki do wskaźnika stanu logicznego L1. Ustawić przełącznik danych SW0 na „0” obserwować stany logiczne na F1, przy przełączniku SW1 ustawionym kolejno w pozycjach SW1=„0” i SW1=„1”
- Gdy SW1=„0”, to F2 = _____

Gdy SW1="1", to F2= _____

Czy układ działa jak bramka NOT? _____

3. Wykonać połączenia posługując się schematem montażowym przedstawionym na rys. 2-1-3 (a) i schematem elektrycznym układu przedstawionym na rys. 2-1- 3(b). Po dokonaniu połączeń wyprowadzenia A3 i A4 są połączone razem (A3=A4). Dołączyć wyprowadzenie A3 do przełącznika danych SW0, a wyjście F2 do wskaźnika stanu logicznego L1.

Gdy SW0="0", to F2 = _____

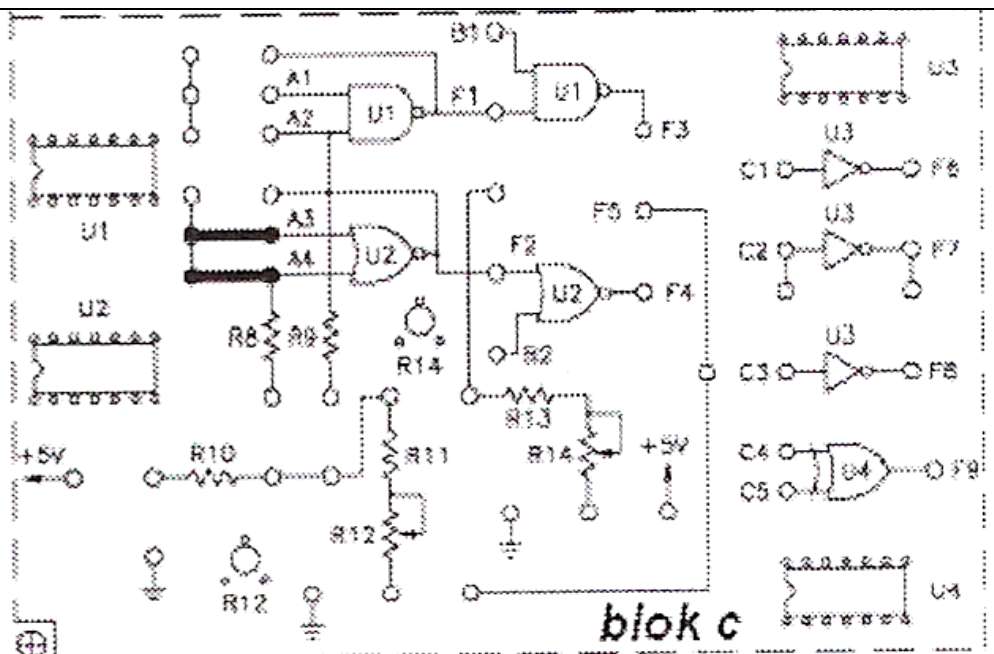
Gdy SW0="1", to F2 = _____

Czy układ działa jak bramka NOT? _____

Rys. 2-1-3 Bramka NOR użyta jako bramka NOT

(b) Symbol zastępczy bramki NOT

rys2-1-3(a) Schemat montażowy (moduł KL-26001 blok c)



4. Wykonać połączenia posługując się schematem montażowym przedstawionym na rys. 2-1-4(a) i schematem elektrycznym układu przedstawionym na rys. 2-1- 4(b). Dołączyć wyprowadzenie A3 do przełącznika danych SW0, a wyjście F4 do wskaźnika stanu logicznego L1.

Gdy SW0="0", to F4 = _____

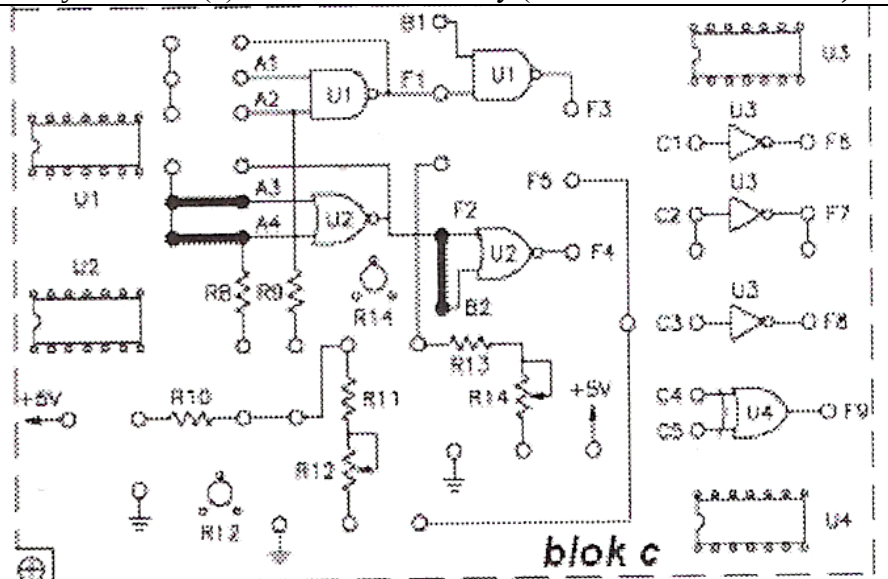
Gdy SW0="1", to F4 = _____

Czy układ działa jak bufor? _____

Rys. 2-1-4 Bramka NOR użyta jako bufor

(b) Symbol zastępczy bufora

Rys. 2-1-3-4(a) Schemat montażowy (moduł KL-26001 blok c)

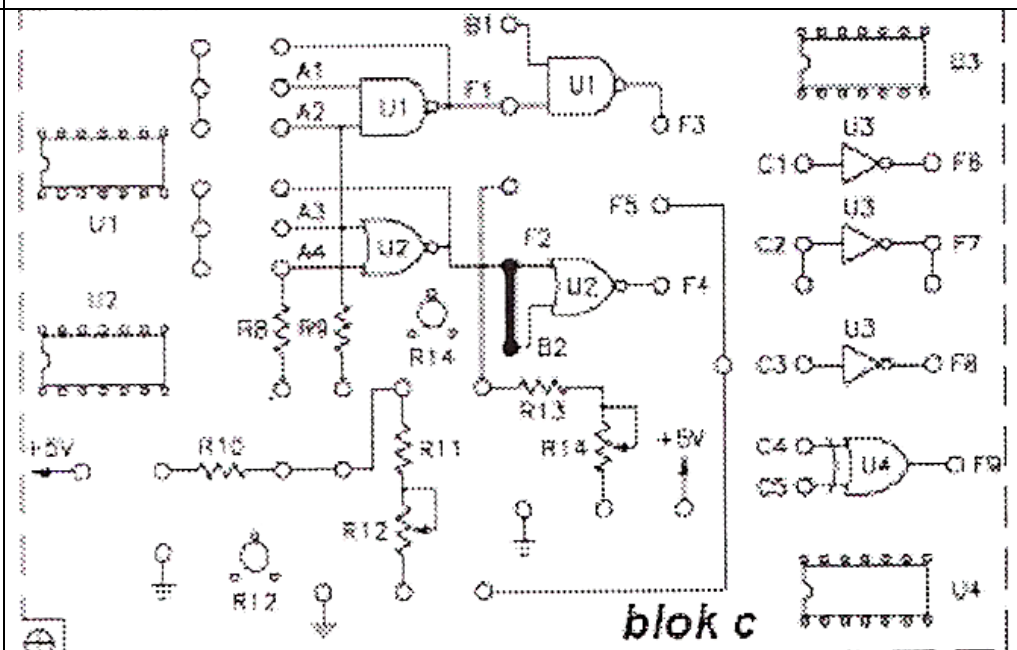


5. Wykonać połączenia posługując się schematem montażowym przedstawionym na rys. 2-1-5 (a) i schematem elektrycznym układu przedstawionym na rys. 2-1- 5(b). Dołączyć wyprowadzenie A3 do przełącznika danych SW0, wyprowadzenie A4 do przełącznika SW1, a wyjście F4 do wskaźnika stanu logicznego L1.

Rys. 2-1-5 Bramka NOR użyta jako
bramka OR

(b) Symbol zastępczy bramki OR

Rys. 2-1-5(a) Schemat montażowy (moduł KL-26001 blok c)



6. Doprowadzając kolejno, zgodnie z poniższą tablicą, stany logiczne do wejść bramek A3 i A4, zapisać w tablicy 2-1-1 odpowiadające tym stanom napięcia na wyprowadzeniu F4.

Tablica 2-1-1		
SW0(A3)	SW1(A4)	F4
0	0	
0	1	
1	0	
1	1	

WNIOSKI I SPOSTRZEŻENIA