

Ćwiczenie 32

Temat: Analogowe układy multiplekserów i demultiplekserów. Układ jednostki arytmetyczno-logicznej (ALU).

Cel ćwiczenia

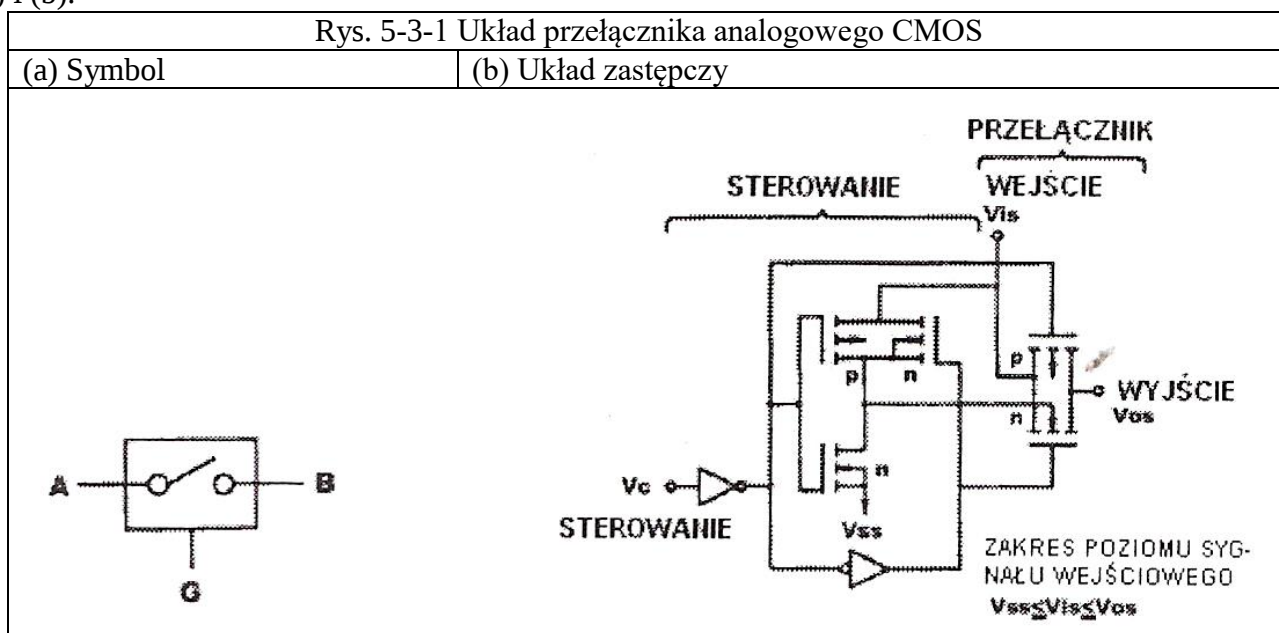
Poznanie własności analogowych multiplekserów demultiplekserów. Zmierzenie parametrów przełącznika analogowego CMOS. Czytanie schematów elektronicznych, przestrzeganie zasad bhp podczas montażu elementów.

INSTRUKCJA DO WYKONANIA ZADANIA

Przestrzegaj zasad BHP przy pomiarach elektrycznych. Zachowaj ostrożność w czasie ćwiczenia. Sprawdź stan elementów zastosowanych w ćwiczeniu oraz narzędzi.

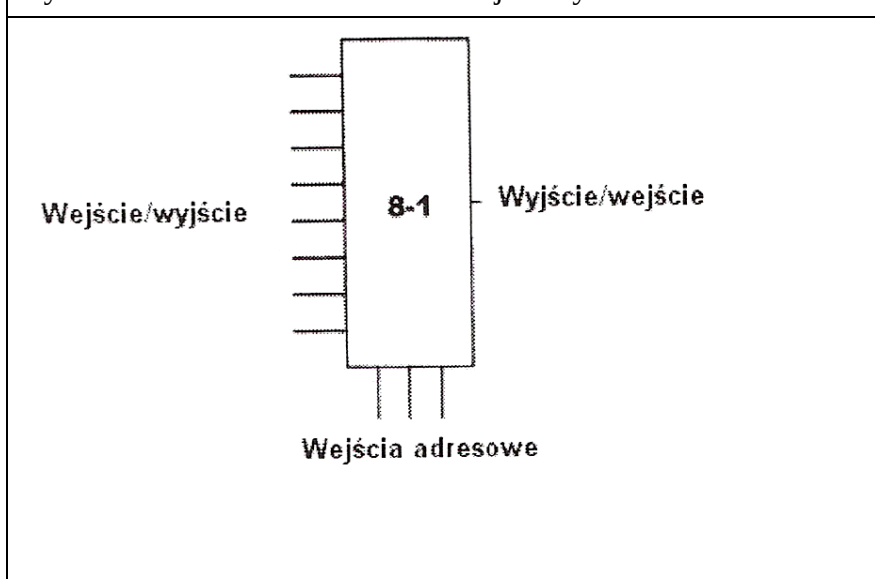
Multipleksery i demultipleksery wykonane z bramek logicznych TTL mogą przesyłać dane tylko w jednym kierunku, lecz te zrobione z bramek CMOS mogą transmitować dane w dwóch kierunkach. Innymi słowy wejścia i wyjścia układów multiplekserów / demultiplekserów CMOS są wewnętrznie ze sobą zamienialne.

Własności bramek CMOS takich jak np. z układu scalonego CD4066 umożliwiają użycie ich jako przełączników analogowych. Symbol i układ zastępczy analogowego przełącznika CMOS przedstawiono odpowiednio na rysunkach 5-3-1 (a) i (b).



Jak można zauważyć na rys. 5-3-1(a) między punkty A i B jest włączony przełącznik. Przełącznik ten umożliwia dwukierunkową transmisję danych, przy czym zarówno wyprowadzenie A jak i B może być użyte jako wejście, podczas gdy druga strona przełącznika jest wtedy wyjściem. Na rys. 5-3-2 przedstawiono typowy układ scalony CMOS, który nadaje się do analogowej/cyfrowej transmisji danych w dwóch kierunkach.

Rys. 5-3-2 Dwukierunkowa transmisja danych



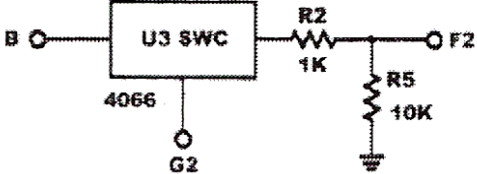
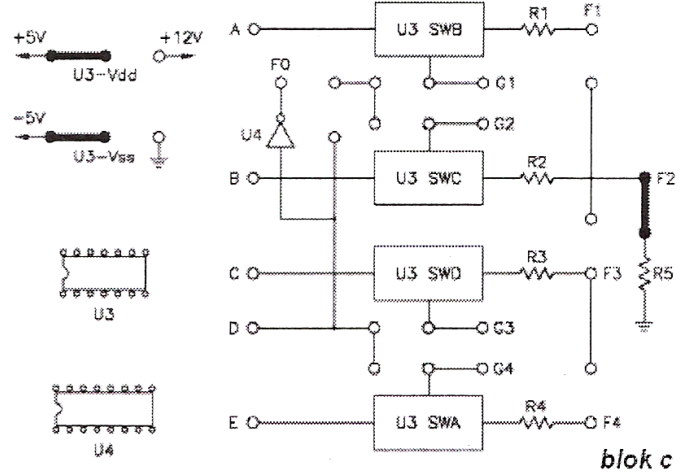
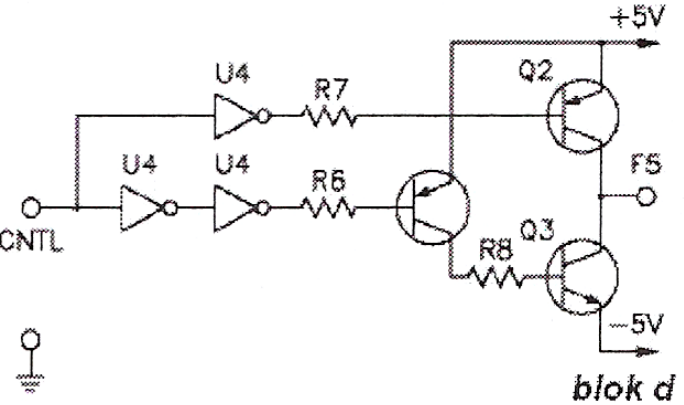
NIEZBĘDNY SPRZĘT LABORATORYJNY

- 1 KL 22001 — podstawowy moduł edukacyjny z laboratorium układów elektrycznych
- 2 KL 26004 — moduł edukacyjny z kombinacyjnym układem logicznym (4)

3. Oscyloskop

PROCEDURA

- 1. Ustawić moduł KL-26004 na module KL-22001 (moduł edukacyjny laboratorium elektrycznych podstawowych układów elektrycznych), poczym zlokalizować bloki c i d. Wykonać połączenia posługując się schematem układu przedstawionym na rys. 5-3-3 i schematem montażowym przedstawionym na rys. 5-3-4. Doprowadzić do modułu KL 26004 napięcia stałe +5V, -5V i +12V z zasilacza znajdującego się module KL-22001.

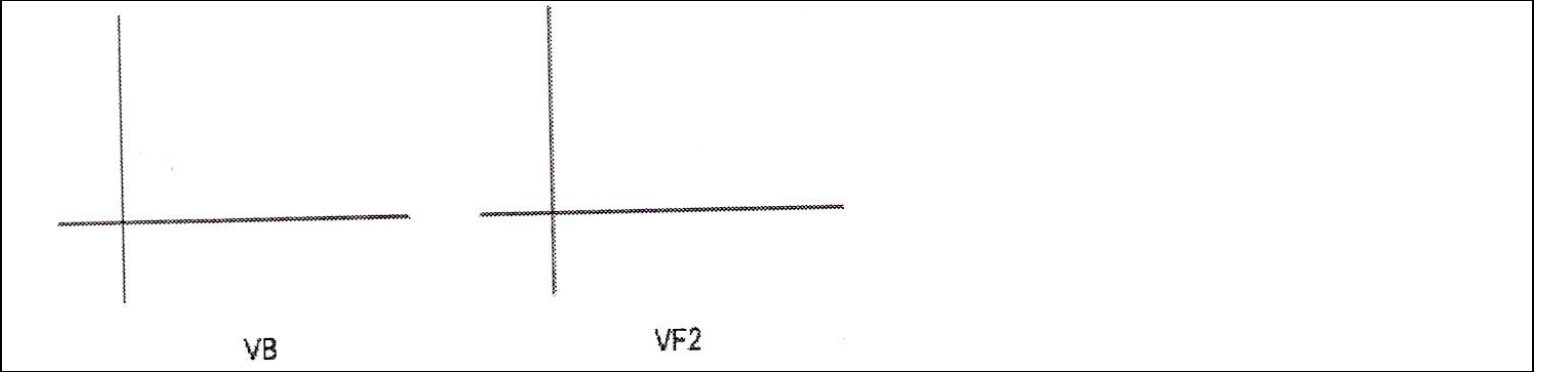
Rys. 5-3-3 Przełącznik analogowy 	Rys. 5-3-4 Schemat montażowy (moduł KL-26004 blok c) 
Rys 5 3 5 Schemat montażowy (moduł KL 26004 blok d)	

Dołączyć wyjście F5 układu z rys 5-3-5 do wejścia sterującego G2 układu z rys 5-3-4 Układ przedstawiony na rys 5-3-5 jest używany do sterowania przełącznikiem analogowym SWC aby pracował on w stanie włączenia lub wyłączenia. Gdy stan na wejściu sterującym CNTL= 1, F5=+5 V to SWC jest w stanie włączenia Gdy stan CNTL=0, F5=-5V, to SWC jest w stanie wyłączenia.

Doprowadzić do wejścia B sygnał sinusoidalny o napięciu międzyszczytowym 5 V i częstotliwości 60 Hz z generatora funkcyjnego znajdującego się w module KL-22001.

- 4. Dołączyć wejście sterujące CNTL do napięcia +12V („1”). Zmierzyć i zapisać w tablicy 5-3-6 przebiegi napięcia VB na wejściu B i napięcia VF2 na wyjściu F2.

Rys. 5-3-6 Zmierzone przebiegi napięć VB i VF2



- 5. Z poniższego wzoru obliczyć rezystancję przełącznika (Rg):

$$VF2 = \frac{10k\Omega * VB}{(Rg + 1k\Omega) + 10k\Omega}$$

VB _____; VF2 _____; Rg = Ron = _____ Ω

gdzie Ron jest rezystancją w stanie włączenia przełącznika.

6. Połączyć wyprowadzenie CNTL z masą („0”). Zmierzyć napięcia VB i VF. Powtórzyć krok 5.

VB _____ VF2 _____; Rg = Roff _____ k Ω

gdzie Roff jest rezystancją w stanie wyłączenia przełącznika.

7. Porównać zmierzoną wartość rezystancji w stanie włączenia Ron z jej wartością teoretyczną, podaną w karcie katalogowej układu scalonego 4066.

Rezystancja zmierzona Ron = _____ Ω . Rezystancja teoretyczna Ron = _____ Ω

Różnica = _____ Ω

8. Wyjąć wtyk mostkujący, usuwając połączenie między F2 a R5. Dołączyć R5 do wyprowadzenia B. Po dokonaniu tej czynności wyprowadzenie B będzie używane jako wyjście, a wyprowadzenie F2 jako wejście.

9. Doprowadzić do wejścia F2 sygnał sinusoidalny o napięciu międzyszczytowym 5 V i częstotliwości 60 Hz z generatora funkcyjnego znajdującego się w module KL 22001. Zmierzyć i zapisać napięcie VB panujące w takich warunkach na wyjściu B.

CNTL = „0”, G2 = -5V, VB = _____. CNTL = „1”, G2 = +5V, VB = _____

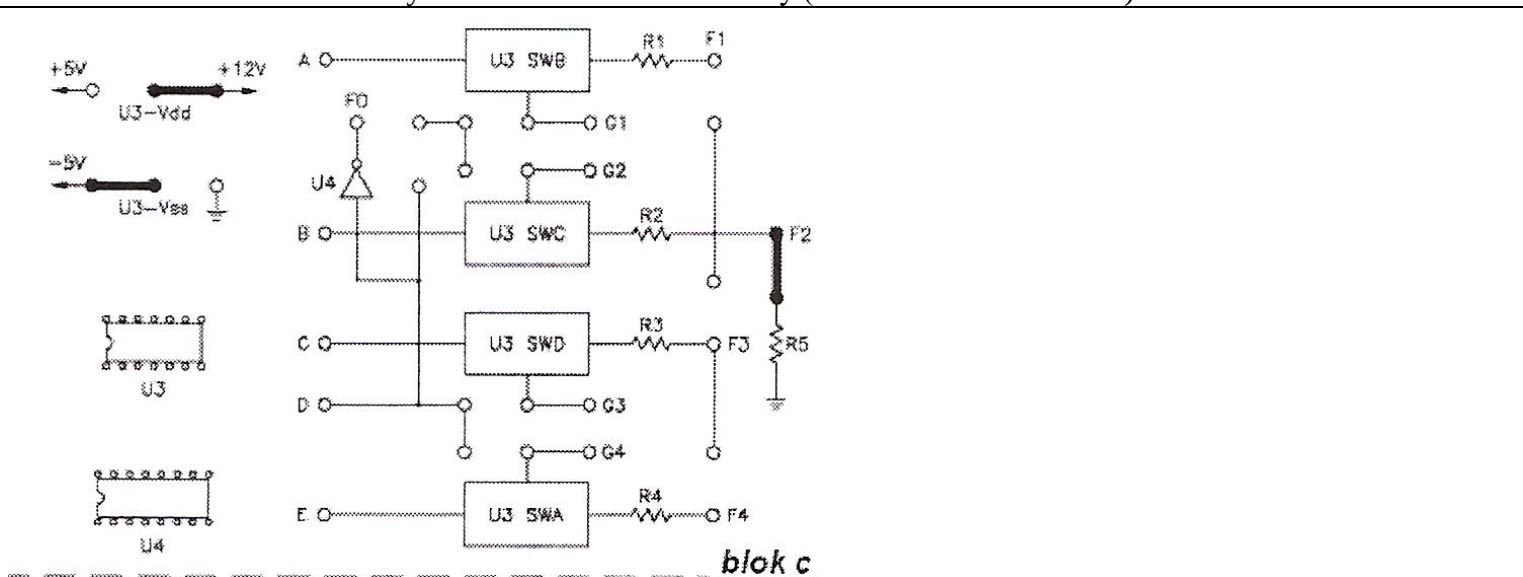
10. Wykonać połączenia posługując się schematem montażowym przedstawionym na rys. 5-3-7. Dołączyć wyprowadzenie G2 do przełącznika danych SW0. Doprowadzić do wejścia B sygnał sinusoidalny o napięciu międzyszczytowym 5V i częstotliwości 60 Hz z generatora funkcyjnego znajdującego się w module KL-22001. Zmierzyć i zapisać napięcie panujące w takich warunkach na wyjściu F2.

Gdy SW0=G2 = „0”, to napięcie VF2 = _____. Gdy SW0=G2 = „1”, to napięcie VF2 = _____

11. Doprowadzić do wejścia B sygnał sinusoidalny o napięciu międzyszczytowym 5V i częstotliwości 1 kHz z generatora funkcyjnego znajdującego się w module KL-22001. Zmierzyć i zapisać napięcie panujące w takich warunkach na wyjściu F2.

Gdy SW0=G2 = „0”, to napięcie VF2 = _____. Gdy SW0=G2 = „1”, to napięcie VF2 = _____

Rys. 5-3-7 Schemat montażowy (moduł KL-26004 blok c)



PODSUMOWANIE

1. Gdy przełącznik analogowy jest w stanie włączenia, to na jego wyjściu z trudnością można zobaczyć sygnał wejściowy.
2. Multiplexery / demultiplexery analogowe nie są kierunkowe.
3. Przełączniki analogowe można stosować zarówno do sygnałów analogowych jak cyfrowych.
4. Przełączniki analogowe mogą używać jednego napięcia lub napięcia symetrycznego.

UKŁAD JEDNOSTKI ARYTMETYCZNO-LOGICZNEJ (ALU).

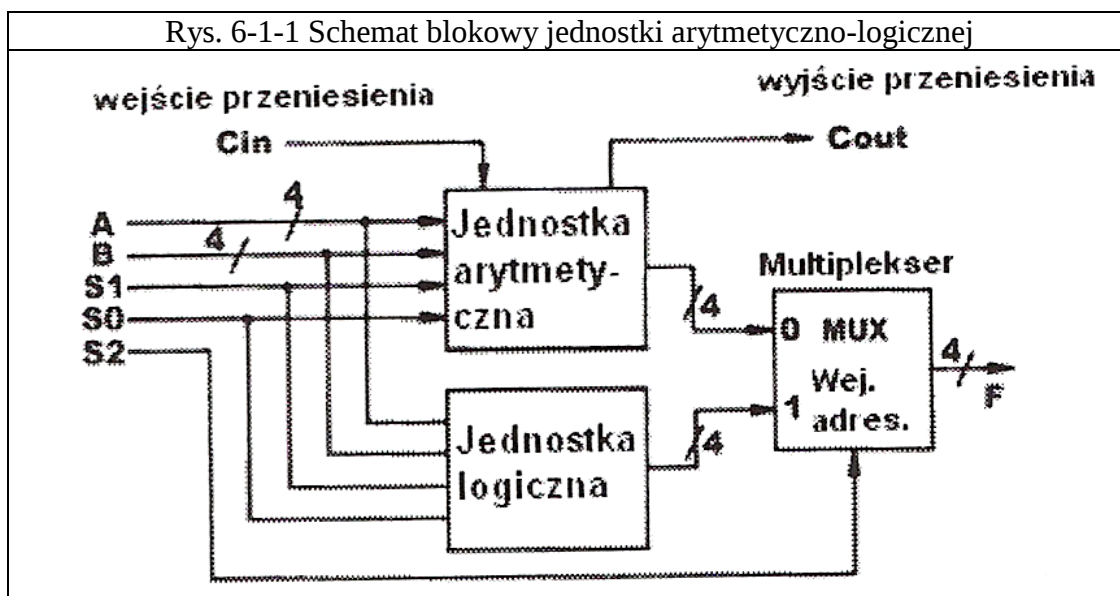
Cel ćwiczenia

Zapoznanie się z funkcjami i zastosowaniami jednostki arytmetyczno-logicznej (ALU). Wykonanie działań arytmetycznych i operacji logicznych za pomocą układu scalonego. Czytanie schematów elektronicznych, przestrzeganie zasad bhp podczas montażu elementów.

INSTRUKCJA DO WYKONANIA ZADANIA

Przestrzegaj zasad BHP przy pomiarach elektrycznych. Zachowaj ostrożność w czasie ćwiczenia. Sprawdź stan elementów zastosowanych w ćwiczeniu oraz narzędzi.

Do przedstawienia w niniejszym ćwiczeniu zasady pracy jednostki arytmetyczno-logicznej (ALU) zostanie użyty układ scalony 74181. Jego logiczny schemat blokowy przedstawiono na rys. 6-1-1.

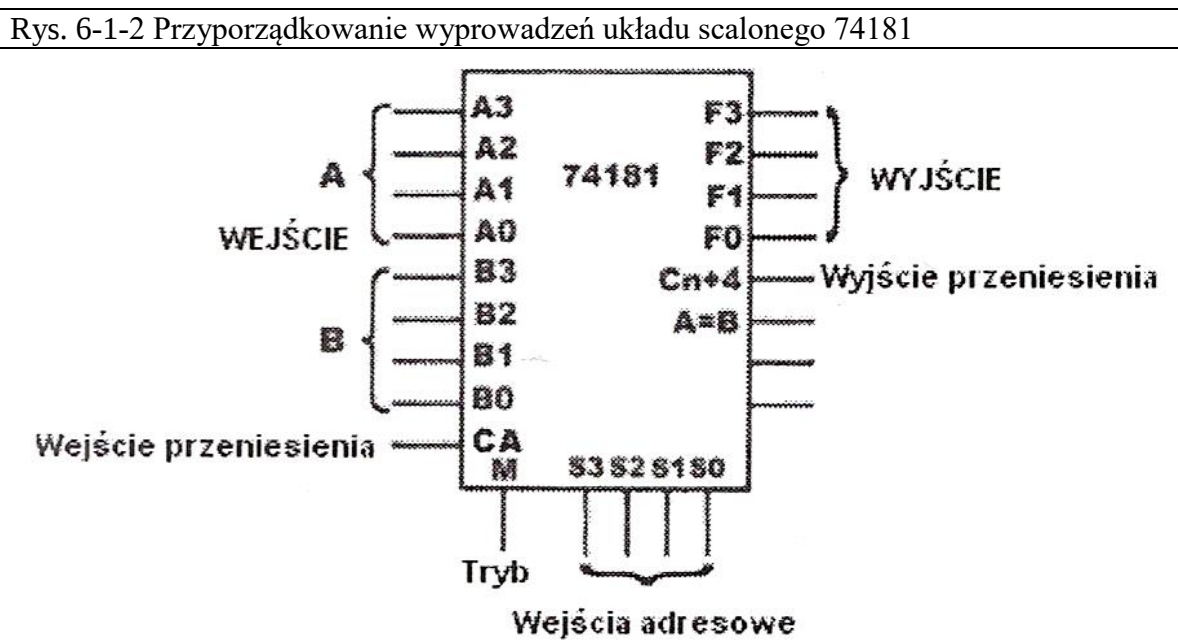


Jednostka arytmetyczno-logiczna składa się z dwóch głównych części: jednostki arytmetycznej i jednostki logicznej. Wyjście arytmetyczne lub logiczne wybiera się za pomocą multiplexera (MUX). S2 jest bramką pełniącą rolę wejścia adresowego multiplexera (MUX), a jej stan będzie określać stan wyjścia jednostki arytmetyczno-logicznej (ALU).

Gdy stan wejścia S2=0, to jest wykonywane działanie arytmetyczne.

Gdy stan wejścia S2=1 to jest wykonywana operacja logiczna.

Na rys. 6-1-2 przedstawiono przyporządkowanie wyprowadzeń układu scalonego 74181, a tablica 6-1-1 jest tablicą funkcyjną tego układu.



Tablica 6-1-1 Tablica funkcyjna układu scalonego 74181

Stany wejść adresowych				DANE AKTYWNE PRZY STANIE NISKIM			DANE AKTYWNE PRZY STANIE WYSOKIM		
				FUNKCJE LOGICZNE M=H	DZIAŁANIA ARYTMETYCZNE M=H		FUNKCJE LOGICZNE M=H	DZIAŁANIA ARYTMETYCZNE M=H	
S3	S2	S1	S0		Cn=1 (bez przeniesienia)	Cn=0 (z przeniesieniem)		Cn=1 (bez przeniesienia)	Cn=0 (z przeniesieniem)
L	L	L	L	$F=A$	$F=A \text{ MINUS } 1$	$F=A$	$F=A$	$F=A$	$F=A \text{ PLUS } 1$
L	L	L	H	$F=\bar{A}$	$F=A \text{ MINUS } 1$	$F=\bar{A}$	$F=\bar{A} \cdot B$	$F=A \cdot B$	$F=(A+B) \text{ PLUS } 1$
L	L	H	L	$F=A \cdot B$	$F=A \text{ MINUS } 1$	$F=\bar{A}$	$F=\bar{A}$	$F=A+B$	$F=(A+B) \text{ PLUS } 1$
L	L	H	H	$F=1$	$F=\text{MINUS } 1 \text{ (2's COMP)}$	$F=\text{ZERO}$	$F=0$	$F=\text{MINUS } 1 \text{ (2's COMP)}$	$F=\text{ZERO}$
L	H	L	L	$F=A+B$	$F=A \text{ PLUS } (A+B)$	$F=A \text{ PLUS } (A+B) \text{ PLUS } 1$	$F=\bar{A}$	$F=A \text{ PLUS } \bar{A}$	$F=A \text{ PLUS } \bar{A} \text{ PLUS } 1$
L	H	L	H	$F=B$	$F=A \text{ PLUS } (A+B)$	$F=A \text{ PLUS } (A+B) \text{ PLUS } 1$	$F=B$	$F=(A+B) \text{ PLUS } \bar{A}$	$F=(A+B) \text{ PLUS } \bar{A} \text{ PLUS } 1$
L	H	H	L	$F=A+B$	$F=A \text{ MINUS } B \text{ MINUS } 1$	$F=A \text{ MINUS } B$	$F=A+B$	$F=A \text{ MINUS } B \text{ MINUS } 1$	$F=A \text{ MINUS } B$
L	H	H	H	$F=A+B$	$F=A+B$	$F=A+B \text{ PLUS } 1$	$F=\bar{A}$	$F=\bar{A} \text{ MINUS } B$	$F=\bar{A}$
H	L	L	L	$F=\bar{A}$	$F=A \text{ PLUS } (A+B)$	$F=A \text{ PLUS } (A+B) \text{ PLUS } 1$	$F=\bar{A} \cdot B$	$F=A \text{ PLUS } \bar{A}$	$F=A \text{ PLUS } \bar{A} \text{ PLUS } 1$
H	L	L	H	$F=A+B$	$F=A \text{ PLUS } B$	$F=A \text{ PLUS } B \text{ PLUS } 1$	$F=\bar{A}+B$	$F=A \text{ PLUS } B$	$F=A \text{ PLUS } B \text{ PLUS } 1$
H	L	H	L	$F=B$	$F=\bar{A} \text{ PLUS } (A+B)$	$F=\bar{A} \text{ PLUS } (A+B) \text{ PLUS } 1$	$F=B$	$F=(A+B) \text{ PLUS } \bar{A}$	$F=(A+B) \text{ PLUS } \bar{A} \text{ PLUS } 1$
H	L	H	H	$F=A+B$	$F=(A+B)$	$F=(A+B) \text{ PLUS } 1$	$F=A \cdot B$	$F=\bar{A} \text{ MINUS } 1$	$F=A$
H	H	L	L	$F=0$	$F=A \text{ PLUS } A$	$F=A \text{ PLUS } A \text{ PLUS } 1$	$F=1$	$F=A \text{ PLUS } A$	$F=A \text{ PLUS } A \text{ PLUS } 1$
H	H	L	H	$F=\bar{A}$	$F=A \text{ PLUS } A$	$F=A \text{ PLUS } A \text{ PLUS } 1$	$F=A+B$	$F=(A+B) \text{ PLUS } A$	$F=(A+B) \text{ PLUS } A \text{ PLUS } 1$
H	H	H	L	$F=\bar{A}$	$F=A \text{ PLUS } A$	$F=A \text{ PLUS } A \text{ PLUS } 1$	$F=A+B$	$F=(A+B) \text{ PLUS } A$	$F=(A+B) \text{ PLUS } A \text{ PLUS } 1$
H	H	H	H	$F=A$	$F=A$	$F=A \text{ PLUS } 1$	$F=A$	$F=A \text{ MINUS } 1$	$F=A$

Układ scalony 74181 ma dwa wejścia czterobitowe A i B oraz wejście przeniesienia (CA). Zadaniem wejścia CA jest dostarczenie zanegowanego sygnału przeniesienia ($CA=0$, gdy jest przeniesienie), W układzie tym jest też wejście sterowania trybem (M), czyli rodzajem pracy (operacje arytmetyczne lub logiczne) oraz cztery linie adresowe (wyboru funkcji) S0,S1,S2,S3. Liczba możliwych stanów tworzonych przez kombinacje tych czterech wejść adresowych wynosi szesnaście i tyleż można wybrać operacji arytmetycznych lub logicznych. Układ scalony 74181 ma też wyjście 4-bitowe (F3÷F0), wyjście przeniesienia lub „Cn+4”, oraz dwa wyjścia pomocnicze G (przeniesienie generowane) i P (przeniesienia programowane). Patrz tablica prawdy układu 74181 w tablicy 6-1-1.

Symbol „+”, oznacza logiczne „lub” (OR), a PLUS” oznacza sumę sygnałów wejściowych. Główną zaletą układu scalonego 74181 jest zdolność do wykonywania działań arytmetycznych takich jak: dodawanie, odejmowanie, przesuwanie; oraz realizacji funkcji logicznych takich jak: AND, OR i XOR.

Stany wejścia sterującego trybem (M) oraz wejść adresowych wyboru (S0-S3) określają, która funkcja będzie wykonywana.

Sterowanie trybem w układzie 74181 jest określone przez poniższe czynniki:

1. Dodawanie: Na wejściu przeniesienia CA jest generowany stan „0” oznaczający wystąpienie przeniesienia. Jeśli po wykonaniu działania arytmetycznego suma jest większa od 15, to na wejściu CA ponownie pojawia się stan „0”
2. Odejmowanie: Jeśli wynik jest „0” lub jest dodatni, to na wyjściu przeniesienia Cn+4 jest generowany stan „0”. Jeśli na wejściu przeniesienia CA jest generowany stan 0”, to wynik jest ujemny lub występuje pożyczka. Jeśli wynik odejmowania jest ujemny, na przykład wynosi „-4”, to czwarty bit na wyjściu F będzie dopełnieniem do 2, a stan wyjścia Cn+4=1.

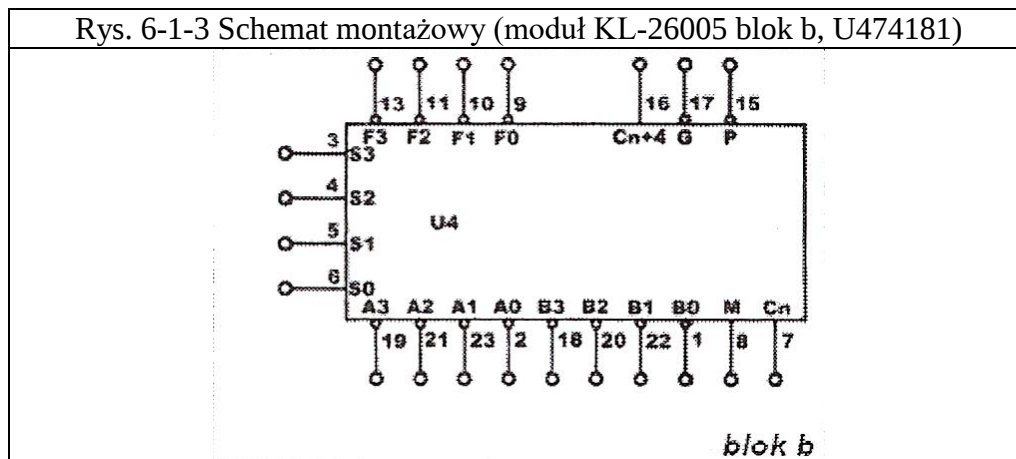
NIEZBĘDNY SPRZĘT LABORATORYJNY

- 1 KL-22001 podstawowy moduł edukacyjny z laboratorium układów elektrycznych
2. KL-26005 — moduł edukacyjny z kombinacyjnym układem logicznym (5)

PROCEDURA

1. Ustawić moduł KL-26005 na module KL-22001 (moduł edukacyjny laboratorium z podstawowych układów elektrycznych), po czym zlokalizować blok b. Dołączyć wejścia adresowe (wyboru funkcji) S3÷S0 odpowiednio do przełączników danych SW7÷SW4. Dołączyć wejście M do SW3, aby wybierać wykonywanie operacji arytmetycznej lub logicznej. Gdy jest wykonywane działanie arytmetyczne, to stan wejścia M=„0”, a gdy jest realizowana funkcja logiczna, to stan wejścia M=„1”.
2. Dołączyć wejścia A3÷A0 do D7÷D4, a wejścia B3÷B0 do D3÷D0. Dołączyć wejście Cn do „0”, a wyjścia F3÷F0 odpowiednio do wskaźników stanów logicznych L4÷L1, dołączyć wyjście Cn+4 do wskaźnika stanu logicznego L8. Wejścia A3÷A0, B3÷B0 oraz wyjścia F3÷F0 są aktywne stanie niskim.

Rys. 6-1-3 Schemat montażowy (moduł KL-26005 blok b, U474181)



Ustawić stan wejścia M na „1”, aby realizować poniższe funkcje logiczne:

(1) Gdy $S_3S_2S_1S_0=0000$, $A_3A_2A_1A_0=0000$ i $B_3B_2B_1B_0=1111$, to stan wyjść $F_3F_2F_1F_0=$ _____

(2) Gdy $S_3S_2S_1S_0=0000$, $A_3A_2A_1A_0=1100$ i $B_3B_2B_1B_0=1010$ to stan wyjść $F_3F_2F_1F_0=$ _____

(3) Gdy $S_3S_2S_1S_0=1001$, $A_3A_2A_1A_0=1100$ i $B_3B_2B_1B_0=0110$, to stan wyjść $F_3F_2F_1F_0=$ _____

Jaka jest zależność między stanami wyjść i wejść odnośnie realizacji funkcji logicznej?

(4) Gdy $S_3S_2S_1S_0=1011$, $A_3A_2A_1A_0=0011$ i $B_3B_2B_1B_0=1001$, to stan wyjść $F_3F_2F_1F_0=$ _____

Jaka jest zależność między stanami wyjść i wejść odnośnie realizacji funkcji logicznej? _____

Ustawić stan wejścia M na „0”, oraz Cn na „0”, aby zignorować poprzednie przeniesienie i wykonywać poniższe działania arytmetyczne:

(1) Gdy $S_3S_2S_1S_0=1001$ $A_3A_2A_1A_0=B_3B_2B_1B_0=0100$, to Stan wyjść $F_3F_2F_1F_0$ oraz $Cn+4=$ _____

(2) Gdy $S_3S_2S_1S_0=1001$, $A_3A_2A_1A_0=1000$ i $B_3B_2B_1B_0=1100$, to stan wyjść $F_3F_2F_1F_0=$ _____ oraz $Cn+4=$ _____

(3) Gdy $S_3S_2S_1S_0=0011$, $A_3A_2A_1A_0=0100$ i $B_3B_2B_1B_0=0010$, to stan wyjść $F_3F_2F_1F_0=$ _____ oraz $Cn+4=$ _____

(4) Gdy $S_3S_2S_1S_0=0011$, $A_3A_2A_1A_0=1010$ i $B_3B_2B_1B_0=1000$, to stan wyjść $F_3F_2F_1F_0=$ _____ oraz $Cn+4=$ _____

(5) Gdy $S_3S_2S_1S_0=0000$, $A_3A_2A_1A_0=1010$ i $B_3B_2B_1B_0=0011$, to stan wyjść $F_3F_2F_1F_0=$ _____ oraz $Cn+4=$ _____

5. Ustawić stan wejścia M na „0”, oraz stan wejścia Cn na „1”, a następnie doprowadzać kolejno do wejść stany zgodnie z tablicą 6-1-2 i zapisywać w niej stany na wyjściach. Zależnie od stanów na wejściach M i Cn, wejścia adresowe S0-S3 wybierają inne funkcje. Patrz tablica funkcyjna układu scalonego 74181 (tablica 6-1-1).

Tablica 6-1-2																
M=0 Cn=1				WEJŚCIA								WYJŚCIA				
S3	S2	S1	S0	B3	B2	B1	B0	A3	A2	A1	A0	Cn+4	F3	F2	F1	F0
0	0	0	0	0	0	0	1	0	0	0	1					
0	0	0	0	0	0	1	1	0	0	1	1					
0	0	1	1	0	0	0	0	0	0	1	0					
0	0	1	1	0	1	0	0	0	1	1	0					
0	1	1	0	0	1	0	0	0	1	0	0					
0	1	1	0	0	0	0	0	0	0	1	0					
0	1	1	1	0	1	1	1	0	1	0	1					
0	1	1	1	0	1	1	0	1	0	0	0					
1	0	1	1	1	0	0	0	1	0	0	0					
1	0	1	1	1	1	0	0	0	1	1	0					
1	1	1	1	0	1	1	1	0	1	1	1					
1	1	1	1	0	1	0	0	0	1	1	0					

PODSUMOWANIE

Układ scalony 74181 wykonuje 16 funkcji arytmetycznych z przeniesieniem lub bez przeniesienia. Jednocześnie może on realizować różne funkcje logiczne. W związku z brakiem czasu nie omówimy wszystkich funkcji tego układu. Tak skomplikowane urządzenie, jakim jest układ 74181 nie jest łatwe w użyciu chyba, że steruje się nim za pomocą komputera lub mikroprocesora.

Zespół Szkół Mechanicznych w Namysłowie Pomiary elektryczne i elektroniczne	Imię i nazwisko			
Temat ćwiczenia: Analogowe układy multiplekserów i demultiplekserów. Układ jednostki arytmetyczno-logicznej (ALU).	Nr ćw 32	Klasa 2TZ	Grupa	Zespół
	Data wykonania	OCENY		
		Samooceana	Wykonanie	Ogólna

Cel ćwiczenia;

Uzupełnij schematy

Wykaz materiałów

Wykaz narzędzi i sprzętu

Wykaz aparatury kontrolno-pomiarowej.

NIEZBĘDNY SPRZĘT LABORATORYJNY

1 KL 22001 — podstawowy moduł edukacyjny z laboratorium układów elektrycznych

2 KL 26004 — moduł edukacyjny z kombinacyjnym układem logicznym (4)

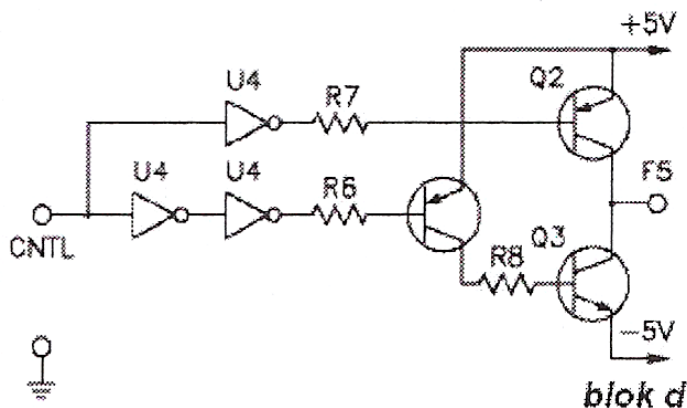
3. Oscyloskop

PROCEDURA

- Ustawić moduł KL-26004 na module KL-22001 (moduł edukacyjny laboratorium elektrycznych podstawowych układów elektrycznych), po czym zlokalizować bloki c i d. Wykonać połączenia posługując się schematem układu przedstawionym na rys. 5-3-3 i schematem montażowym przedstawionym na rys. 5-3-4. Doprowadzić do modułu KL 26004 napięcia stałe +5V, -5V i +12V z zasilacza znajdującego się module KL-22001.

Rys. 5-3-3 Przełącznik analogowy	Rys. 5-3-4 Schemat montażowy (moduł KL-26004 blok c)
	<i>blok c</i>

Rys 5 3 5 Schemat montażowy (moduł KL 26004 blok d)

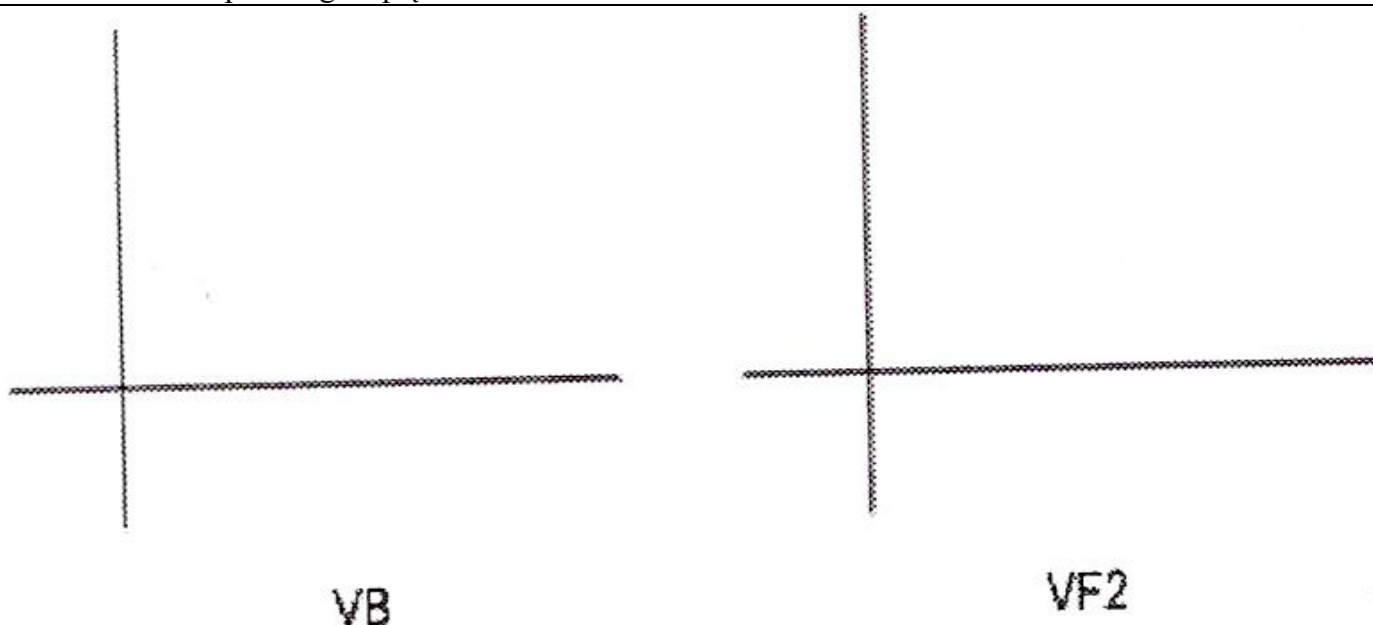


Dołączyć wyjście F5 układu z rys 5-3-5 do wejścia sterującego G2 układu z rys 5-3-4 Układ przedstawiony na rys 5-3-5 jest używany do sterowania przełącznikiem analogowym SWC aby pracował on w stanie włączenia lub wyłączenia. Gdy stan na wejściu sterującym CNTL= 1, F5=+5 V to SWC jest w stanie włączenia Gdy stan CNTL=0, F5=-5V, to SWC jest w stanie wyłączenia.

Doprowadzić do wejścia B sygnał sinusoidalny o napięciu międzyszczytowym 5 V i częstotliwości 50 Hz z generatora funkcyjnego znajdującego się w module KL-22001.

4. Dołączyć wejście sterujące CNTL do napięcia +12V („1”). Zmierzyć i zapisać w tabelicy 5-3-6 przebiegi napięcia VB na wejściu B i napięcia VF2 na wyjściu F2.

Rys. 5-3-6 Zmierzone przebiegi napięć VB i VF2



5. Z poniższego wzoru obliczyć rezystancję przełącznika (Rg):

$$VF2 = \frac{10k\Omega * VB}{(Rg + 1k\Omega) + 10k\Omega}$$

VB ____; VF2 ____; Rg = Ron = ____ Ω

gdzie Ron jest rezystancją w stanie włączenia przełącznika.

6. Połączyć wyprowadzenie CNTL z masą („0”). Zmierzyć napięcia VB i VF. Powtórzyć krok 5.

VB ____ VF2 ____; Rg = Roff ____ k Ω

gdzie Roff jest rezystancją w stanie wyłączenia przełącznika.

7. Porównać zmierzoną wartość rezystancji w stanie włączenia Ron z jej wartością teoretyczną, podaną w karcie katalogowej układu scalonego 4066.

Rezystancja zmierzona Ron = ____ Ω . Rezystancja teoretyczna Ron = ____ Ω

Różnica = ____ Ω

8. Wyjąć wtyk mostkujący, usuwając połączenie między F2 a R5. Dołączyć R5 do wyprowadzenia B. Po dokonaniu tej czynności wyprowadzenie B będzie używane jako wyjście, a wyprowadzenie F2 jako wejście.

9. Doprowadzić do wejścia F2 sygnał sinusoidalny o napięciu międzyszczytowym 5 V i częstotliwości 50 Hz z generatora funkcyjnego znajdującego się w module KL 22001. Zmierzyć i zapisać napięcie VB panujące w takich warunkach na wyjściu B.

CNTL= „0”, G2= -5V, VB= _____. CNTL = „1”, G2= +5V, VB = _____

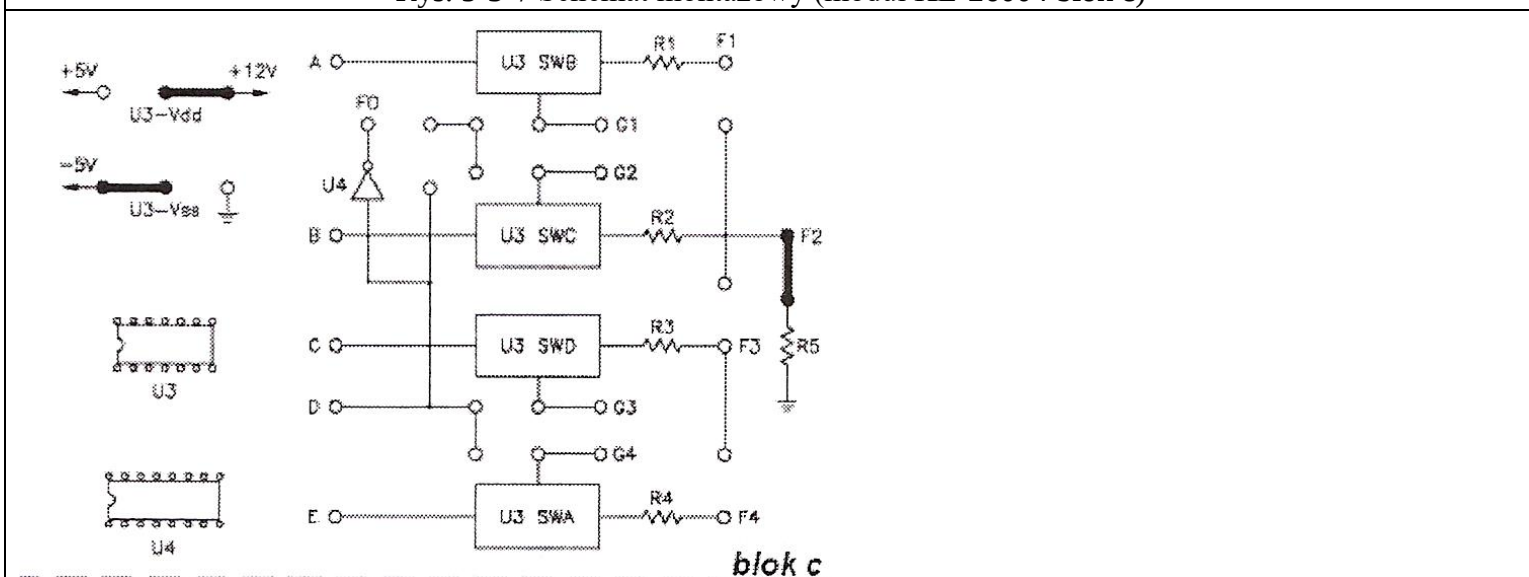
10. Wykonać połączenia posługując się schematem montażowym przedstawionym na rys. 5-3-7. Dołączyć wyprowadzenie G2 do przełącznika danych SW0. Doprowadzić do wejścia B sygnał sinusoidalny o napięciu międzyszczytowym 5V i częstotliwości 50 Hz z generatora funkcyjnego znajdującego się w module KL-22001. Zmierzyć i zapisać napięcie panujące w takich warunkach na wyjściu F2.

Gdy SW0=G2 = „0”, to napięcie VF2 = _____. Gdy SW0=G2 = „1”, to napięcie VF2 = _____

11. Doprowadzić do wejścia B sygnał sinusoidalny o napięciu międzyszczytowym 5V i częstotliwości 1 kHz z generatora funkcyjnego znajdującego się w module KL-22001. Zmierzyć i zapisać napięcie panujące w takich warunkach na wyjściu F2.

Gdy SW0=G2 = „0”, to napięcie VF2 = _____. Gdy SW0=G2 = „1”, to napięcie VF2 = _____

Rys. 5-3-7 Schemat montażowy (moduł KL-26004 blok c)



UKŁAD JEDNOSTKI ARYTMETYCZNO-LOGICZNEJ (ALU).

NIEZBĘDNY SPRZĘT LABORATORYJNY

1 KL-22001 podstawowy moduł edukacyjny z laboratorium układów elektrycznych

2. KL-26005 — moduł edukacyjny z kombinacyjnym układem logicznym (5)

PROCEDURA

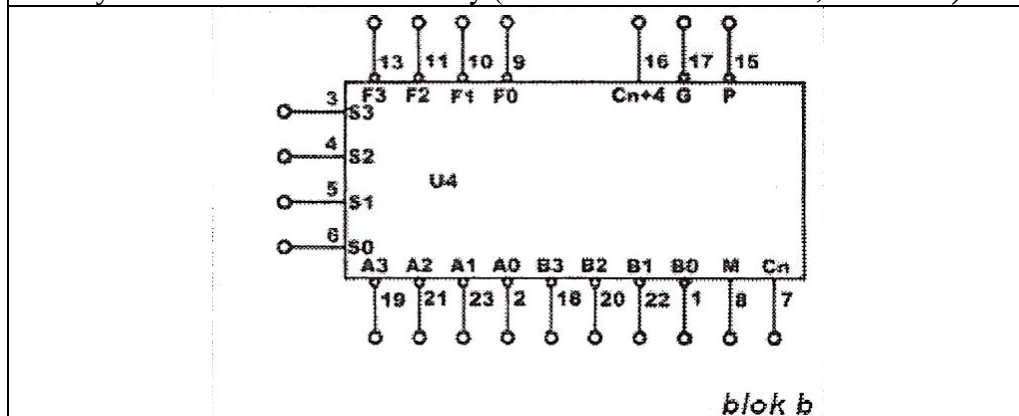
1. Ustawić moduł KL-26005 na module KL-22001 (moduł edukacyjny laboratorium z podstawowych układów elektrycznych), po czym zlokalizować blok b. Dołączyć wejścia adresowe (wyboru funkcji) S3÷S0 odpowiednio do przełączników danych SW7÷SW4. Dołączyć wejście M do SW3, aby wybierać wykonywanie operacji arytmetycznej lub logicznej. Gdy jest wykonywane działanie arytmetyczne, to stan wejścia M= „0”, a gdy jest realizowana funkcja logiczna, to stan wejścia M= „1”.

2. Dołączyć wejścia A3÷A0 do D7÷D4, a wejścia B3÷B0 do D3÷D0.

Dołączyć wejście Cn do „0”, a wyjścia F3÷F0 odpowiednio do wskaźników stanów logicznych L4÷L1, dołączyć wyjście Cn+4 do wskaźnika stanu logicznego L8.

Wejścia A3÷A0, B3÷B0 oraz wyjścia F3÷F0 są aktywne stanem niskim.

Rys. 6-1-3 Schemat montażowy (moduł KL-26005 blok b, U474181)



Ustawić stan wejścia M na „1”, aby realizować poniższe funkcje logiczne:

- (1) Gdy $S_3S_2S_1S_0=0000$, $A_3A_2A_1A_0=0000$ i $B_3B_2B_1B_0=1111$, to stan wyjść $F_3F_2F_1F_0=$ _____
 (2) Gdy $S_3S_2S_1S_0=0000$, $A_3A_2A_1A_0=1100$ i $B_3B_2B_1B_0=1010$ to stan wyjść $F_3F_2F_1F_0=$ _____
 (3) Gdy $S_3S_2S_1S_0=1001$, $A_3A_2A_1A_0=1100$ i $B_3B_2B_1B_0=0110$, to stan wyjść $F_3F_2F_1F_0=$ _____

Jaka jest zależność między stanami wyjść i wejść odnośnie realizacji funkcji logicznej?

- (4) Gdy $S_3S_2S_1S_0=1011$, $A_3A_2A_1A_0=0011$ i $B_3B_2B_1B_0=1001$, to stan wyjść $F_3F_2F_1F_0=$ _____

Jaka jest zależność między stanami wyjść i wejść odnośnie realizacji funkcji logicznej? _____

Ustawić stan wejścia M na „0”, oraz C_n na „0”, aby zignorować poprzednie przeniesienie i wykonywać poniższe działania arytmetyczne:

- (1) Gdy $S_3S_2S_1S_0=1001$ $A_3A_2A_1A_0=B_3B_2B_1B_0=0100$, to Stan wyjść $F_3F_2F_1F_0$ oraz $C_{n+4}=$ _____

- (2) Gdy $S_3S_2S_1S_0=1001$. $A_3A_2A_1A_0=1000$ i $B_3B_2B_1B_0=1100$, to stan wyjść

$F_3F_2F_1F_0=$ _____ oraz $C_{n+4}=$ _____

- (3) Gdy $S_3S_2S_1S_0=0011$, $A_3A_2A_1A_0=0100$ i $B_3B_2B_1B_0=0010$, to stan wyjść

$F_3F_2F_1F_0=$ _____ oraz $C_{n+4}=$ _____

- (4) Gdy $S_3S_2S_1S_0=0011$, $A_3A_2A_1A_0=1010$ i $B_3B_2B_1B_0=1000$, to stan wyjść

$F_3F_2F_1F_0=$ _____ oraz $C_{n+4}=$ _____

- (5) Gdy $S_3S_2S_1S_0=0000$, $A_3A_2A_1A_0=1010$ i $B_3B_2B_1B_0=0011$, to stan wyjść

$F_3F_2F_1F_0=$ _____ oraz $C_{n+4}=$ _____

5. Ustawić stan wejścia M na „0”, oraz stan wejścia C_n na „1”, a następnie doprowadzać kolejno do wejść stany zgodnie z tablicą 6-1-2 i zapisywać w niej stany na wyjściach. Zależnie od stanów na wejściach M i C_n , wejścia adresowe S_0-S_3 wybierają inne funkcje. Patrz tablica funkcyjna układu scalonego 74181 (tablica 6-1-1).

Tablica 6-1-2																
M=0 $C_n=1$				WEJŚCIA								WYJŚCIA				
S_3	S_2	S_1	S_0	B_3	B_2	B_1	B_0	A_3	A_2	A_1	A_0	C_{n+4}	F_3	F_2	F_1	F_0
0	0	0	0	0	0	0	1	0	0	0	1					
0	0	0	0	0	0	1	1	0	0	1	1					
0	0	1	1	0	0	0	0	0	0	1	0					
0	0	1	1	0	1	0	0	0	1	1	0					
0	1	1	0	0	1	0	0	0	1	0	0					
0	1	1	0	0	0	0	0	0	0	1	0					
0	1	1	1	0	1	1	1	0	1	0	1					
0	1	1	1	0	1	1	0	1	0	0	0					
1	0	1	1	1	0	0	0	1	0	0	0					
1	0	1	1	1	1	0	0	0	1	1	0					
1	1	1	1	0	1	1	1	0	1	1	1					
1	1	1	1	0	1	0	0	0	1	1	0					

WNIOSKI I SPOSTRZEŻENIA